



- SRDAT(0..15) >>
- DDOUT(0..15) >>
- DB(0..15) >>
- EF(0..7) >>
- SEL-READ(0..2) >>
- SELFLG(0..1) >>
- ADD(0..6) >>
- SELFLG(0..1) >>
- SEL-ETR(0..2) >>
- RECPD(0..7) >>
- IRQ(1..7) >>
- LOCK(0..7) >>
- MENA(0..7) >>

DS3567			
REFERENCIA	FECHA	VERSION	REFERENCIA
ULTIMA MODIFICACION			

DISELEC		CLIENTE: CIEMAT		ESCALA	DENOMINACION	ESQUEMA ELECTRICO
MADRID TEL.: 91 730 02 44 FAX.: 91 739 97 39				REF. CLIENTE	ROS-8 V1 / FPGA	
No PLANO	DIBUJADO	DISELEC-01	REFERENCIA DISELEC	DS3567C		
SUST. A	COMPROBADO	DISELEC-03	PROYECTO:	ROS-8		
SUST. POR	FECHA	12-02-2004				